

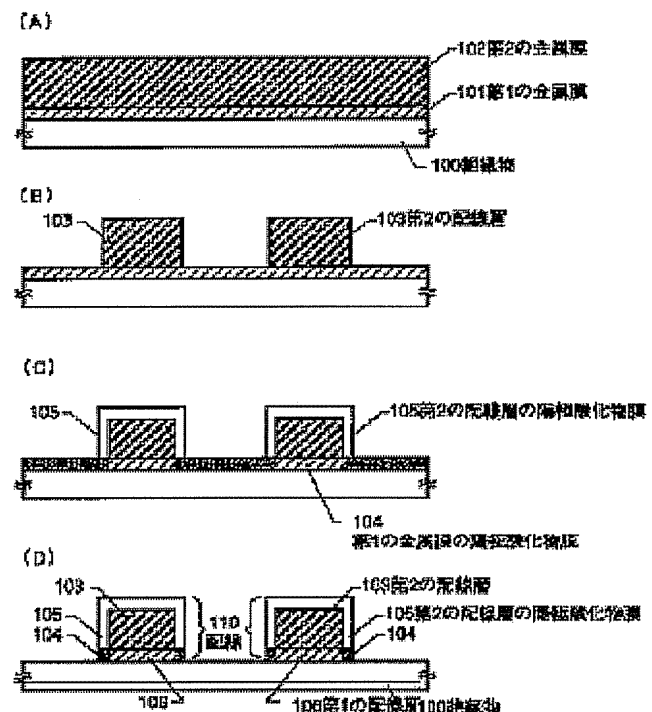
# SEMICONDUCTOR DEVICE AND FABRICATION THEREOF

**Patent number:** JP11330484  
**Publication date:** 1999-11-30  
**Inventor:** ADACHI HIROKI  
**Applicant:** SEMICONDUCTOR ENERGY LAB  
**Classification:**  
 - international: **H01L23/52; H01L21/3205; H01L21/336; H01L29/786; H01L23/52; H01L21/02; H01L29/66; (IPC1-7): H01L29/786; H01L21/3205; H01L21/336**  
 - european:  
**Application number:** JP19980146614 19980511  
**Priority number(s):** JP19980146614 19980511

Report a data error here

## Abstract of JP11330484

**PROBLEM TO BE SOLVED:** To effect anode oxidation of a wiring without forming a voltage supply line for anode oxidation. **SOLUTION:** Second wiring layer 103 of aluminum is formed while being isolated into each line and short-circuited electrically by a metal film 101 of tantalum. The second wiring layer 103 is subjected to anodization by applying a voltage to the first metal film 101 and an anode oxidation film (alumina film) 105 of the wiring layer 103 is formed on the surface thereof. An anode oxide 104 is etched using the anode oxidation film 105 as a mask to complete a wiring 110 where the wiring layer 103, 106 are laminated.



Data supplied from the **esp@cenet** database - Worldwide

**Family list****1** family member for: **JP11330484**

Derived from 1 application

**1 SEMICONDUCTOR DEVICE AND FABRICATION THEREOF****Inventor:** ADACHI HIROKI**Applicant:** SEMICONDUCTOR ENERGY LAB**EC:****IPC:** *H01L23/52; H01L21/3205; H01L21/336*  
(+7)**Publication info:** **JP11330484 A** - 1999-11-30Data supplied from the **esp@cenet** database - Worldwide



## 【特許請求の範囲】

【請求項 1】 第 1 の配線層上に、アルミニウムまたはアルミニウムを主成分とする材料でなる第 2 の配線層を積層した積層構造を有する配線を備えた半導体装置であって、

前記第 1 の配線層はアルミニウムよりも高融点な金属材料で形成され、

前記第 2 の配線層の表面は、陽極酸化物で被覆されていることを特徴とする半導体装置。

【請求項 2】 第 1 の配線層上に、アルミニウムまたはアルミニウムを主成分とする材料でなる第 2 の配線層を積層した積層構造を有する配線を備えた半導体装置であって、

前記第 1 の配線層はアルミニウムよりも高融点な金属材料で形成され、

前記第 2 の配線層の側面全ては、陽極酸化物で被覆されていることを特徴とする半導体装置。

【請求項 3】 第 1 の配線層上に、アルミニウムまたはアルミニウムを主成分とする材料でなる第 2 の配線層を積層した積層構造を有する第 1 の配線と、

絶縁膜を挟んで前記第 1 の配線よりも上層に形成された第 2 の配線と、

前記第 1 の配線と前記第 2 の配線とを電気的に接続するためのコンタクトホールと、

からなるコンタクト構造を構成に含む半導体装置であって、

第 1 の配線において、前記第 1 の配線層はアルミニウムよりも高融点な金属材料で形成され、前記第 2 の配線層の側面全ては陽極酸化物で被覆され、

前記コンタクトホールは前記第 2 の配線層を貫通して形成され、

前記第 2 の配線は、前記コンタクトホールにおいて前記第 1 の金属層と接していることを特徴とする半導体装置。

【請求項 4】 請求項 1 乃至請求項 3 のいずれか 1 つにおいて、前記第 1 の配線層は、Ta、Nb、Hf、Ti、Cr のいずれか一種の金属元素を主成分とする材料、又はこれら金属元素を含有する合金で形成されることを特徴とする半導体装置。

【請求項 5】 第 1 の配線層上に、第 2 の配線層を積層した積層構造を有する配線を複数備えた半導体装置の作製方法であって、

絶縁表面上に第 1 の金属膜を形成する工程と、

前記第 1 の金属膜上に接して第 2 の金属膜を形成する工程と、

前記第 2 の金属膜をパターニングして、前記第 1 の金属膜上に前記第 2 の配線層を選択的に形成する工程と、

前記第 1 の金属膜に電圧を印加することによって前記第 2 の配線層を陽極酸化する工程と、

を有することを特徴とする半導体装置の作製方法。

【請求項 6】 第 1 の配線層上に、第 2 の配線層を積層した積層構造を有する配線を備えた半導体装置の作製方法であって、

絶縁表面上に第 1 の金属膜を形成する工程と、

前記第 1 の金属膜上に接して第 2 の金属膜を形成する工程と、

前記第 2 の金属膜をパターニングして、前記第 1 の金属膜上に前記第 2 の配線層を選択的に形成する工程と、

前記第 1 の金属膜に電圧を印加することによって、前記第 2 の配線層を陽極酸化すると共に、前記第 1 の金属膜を陽極酸化する工程と、

前記第 1 の金属膜の陽極酸化物膜を選択的に除去して、第 1 の配線層を形成する工程と、を有することを特徴とする半導体装置の作製方法。

【請求項 7】 請求項 5 又は請求項 6 において、前記第 1 の金属膜をアルミニウムよりも高融点な金属材料で形成することを特徴とする半導体装置の作製方法。

【請求項 8】 請求項 5 乃至請求項 7 のいずれかにおいて、前記第 2 の金属膜をアルミニウムを主成分とする材料で形成することを特徴とする半導体装置の作製方法。

【請求項 9】 請求項 5 乃至請求項 8 のいずれかにおいて、前記第 1 の金属膜を Ta、Nb、Hf、Ti、Cr のいずれか一種の金属元素を主成分とする材料、又はこれら金属元素を含有する合金で形成することを特徴とする半導体装置の作製方法。

【請求項 10】 第 1 の配線層上に、第 2 の配線層を積層した積層構造を有するゲート配線を備えた半導体装置の作製方法であって、

活性層に密接して絶縁膜を形成する工程と、

前記絶縁膜上に第 1 の金属膜を形成する工程と、

前記第 1 の金属膜上に接して前記第 2 の金属膜を形成する工程と、

前記第 2 の金属膜をパターニングして、前記絶縁膜を挟んで前記活性層と交差する前記第 2 の配線層を形成する工程と、

前記第 1 の金属膜に電圧を印加することによって前記第 2 の配線層を陽極酸化して、前記第 2 の配線層の側面を被覆する多孔質酸化アルミニウム層を形成する工程と、

前記第 1 の金属膜に電圧を印加することによって、前記第 2 の配線層を陽極酸化して前記第 2 の配線層の表面を被覆する無孔質酸化アルミニウム層を形成すると共に、

前記第 1 の金属膜を選択的に陽極酸化して前記第 1 の配線層を画定する工程と、

多孔質酸化アルミニウム及び無孔質アルミナ層をマスクにして前記絶縁膜をパターニングし、ゲート絶縁膜を形成する工程と、

無孔質アルミナ層を除去する工程と、

多孔質アルミナ及び無孔質アルミナ層をマスクにして前記絶縁膜をパターニングして、ゲート絶縁膜を形成する工程と、

を有することを特徴とする半導体装置の作製方法。

無孔質アルミナ層、前記第 2 の金属膜の陽極酸化物膜及びゲート絶縁膜をマスクにして、n 型又は p 型の導電型を活性層に添加する工程と、を有することを特徴とする半導体装置の作製方法。

【請求項 1 1】 請求項 1 0 において、前記第 1 の金属膜は、Ta、Nb、Hf、Ti、Cr のいずれか一種の金属元素を主成分とする材料、又はこれら金属元素を含む合金で形成されることを特徴とする半導体装置の作製方法。

【発明の詳細な説明】

【0 0 0 1】

【発明の属する技術分野】 本発明は、アルミニウム材料で形成された配線を有する絶縁ゲート型トランジスタ等の半導体装置の構造及びその作製方法に関する。本発明の半導体装置は、薄膜トランジスタや MOS トランジスタなどの素子だけでなく、これら絶縁ゲート型トランジスタで構成された半導体回路を有する表示装置やイメージセンサ等の電子機器をも含むものである。

【0 0 0 2】

【従来の技術】 近年、絶縁性を有する基板上に形成された薄膜トランジスタ（以下、TFT と略記する）により画素マトリクス回路及び駆動回路を構成したアクティブマトリクス型液晶ディスプレイが注目を浴びている。液晶ディスプレイは 0.5 ～ 2 インチ程度のプロジェクター向けのものや、10 ～ 20 インチ程度のノートパソコン向けのものまであり、主に小型から中型までの表示ディスプレイとして利用されている。

【0 0 0 3】 近年、液晶ディスプレイの面積化が求められているが、面積化すると画像表示部となる画素マトリクス回路の面積も大きくなり、これに伴ってマトリクス状に配列されたソース配線及びゲート配線等が長くなるため、配線抵抗が増大する。更に微細化の要求のために配線を細くする必要があり、配線抵抗の増大がより顕在化される。また、ソース配線及びゲート配線には、画素ごとに TFT が接続され、画素数が増大するため寄生容量の増大も問題となる。液晶ディスプレイでは、一般的にゲート配線とゲート電極は一体的に形成されており、パネルの面積化に伴ってゲート信号の遅延が顕在化してくる。

【0 0 0 4】 そのため、ゲート配線として比抵抗の低いアルミニウムを主成分とする材料が用いられている。アルミニウムを主成分とする材料でゲート配線、ゲート電極を形成することで、ゲート遅延時間を低くすることができ、高速動作させることができる。

【0 0 0 5】 また、従来、薄膜トランジスタをオフセット構造または LDD (Light doped drain) 構造とすることによって、オフ電流を小さくすることが試みられている。特許第 2 7 5 9 4 1 5 号公報において、本出願人は LDD 構造の薄膜トランジスタを得る技術を開示している。上記特許掲載公報において、ゲート電極材料にア

ルミニウムを用い、ゲート電極を陽極酸化することによって、半導体層に自己整合的に LDD 構造を形成する方法が記載されている。17 を用いて、この方法を説明する。

【0 0 0 6】 ガラス基板 10 に、酸化シリコン膜等の下地膜 11 が形成されている。下地膜 11 上には多結晶シリコン膜からなる活性層 13 を形成し、活性層 13 上にゲート絶縁膜 14 を形成する。次に、アルミニウム膜を形成しフォトリソマスク 16 を用いてパターンニングして、アルミニウムでなるゲート電極 15 を計制する。

(図 19 (A))

【0 0 0 7】 ゲート電極 15 を陽極にして、電解溶液中でパターンを陽極酸化して、多孔質のアルミナ膜 17 を形成する。この状態では、マスク 16 によってゲート電極 15 の表面は遮られているため、ゲート電極 15 の側面だけにアルミナ膜 17 が形成される。(図 19

(B))

【0 0 0 8】 フォトリソマスク 16 を除去した後、ゲート電極 19 を再び陽極酸化して、無孔質アルミナ膜 18 を形成する。(図 19 (C))

【0 0 0 9】 次にアルミナ膜 17、18 をマスクにして、ゲート絶縁膜 14' をパターンニングする。(図 19 (D)) そして、多孔質アルミナ膜 17 を除去する。

【0 0 1 0】 この状態で、プラズマドーピング法によって、n 型又は p 型の導電型を付与する不純物を活性層 13 にドーピングする。ドーピングは 2 回に分けて実施する。1 回目はゲート絶縁膜 14' がマスクとして機能するように低加速度とし、ドーピング量は大きくする。2 回目はゲート絶縁膜 14' を不純物が通過するように、高加速度とする。他方、ドーピング量は小さくする。この結果、活性層 13 には、チャンネル形成領域 20、ソース領域 21、ドレイン領域 22、低濃度不純物領域 23、24 が自己整合的に形成される。ドレイン領域 22 側の低濃度不純物領域 24 が LDD 領域である。

【0 0 1 1】 しかしながら、陽極酸化処理を行うためには、陽極酸化する電極・配線を陽極酸化用の電圧供給配線に全て接続する必要がある。例えば上記特許掲載公報の技術をアクティブマトリクス型液晶パネルに応用した場合には、アクティブマトリクス回路や、ドライバ回路を構成する薄膜トランジスタのゲート電極・配線を電圧供給線に接続する必要がある。接続するためには、基板に電圧供給配線を形成することとなる。そのため余分なスペースが必要となる。

【0 0 1 2】 各ゲート電極・配線は電圧供給線によってショートされている構造となっている。陽極酸化処理後は電圧供給線や、この供給線との不要な接続部をエッチングによって除去して、各ゲート配線・電極を電気的に分離する。よって、エッチングのプロセスマージンをも考慮して、回路配置を設計しなくてはならない。

【0 0 1 3】 陽極酸化処理を用いてトランジスタを作製

10

20

30

40

50

するには、電圧供給線を形成するスペースと、エッチングマージン必要となり、回路の高集積化、基板面積の縮小化の障害となっている。

【0014】また上記特許掲載公報では、ゲート電極15の材料にアルミニウムを用いるため、アルミナ膜18はアルミナである。そのため、ゲート配線と取り出し配線とを接続するためにアルミナ膜をエッチングする工程が必要となる。本出願人は当初、アルミナ膜のエッチングに際してバッファードフッ酸と呼ばれるエッチャント（フッ化アンモニウムとフッ化水素酸とを混合した溶

液）を使用していた。

【0015】ところが、バッファードフッ酸はアルミナ（代表的には $Al_2O_3$ ）とアルミニウムとの間の選択比が小さく、アルミナ膜だけでなくその下のゲート配線までもエッチングしてしまうという問題があった。その様子を図20に示す。

【0016】図20において、31は絶縁表面を有する基板、32は酸化シリコン膜でなる絶縁膜（活性層上ではゲート絶縁膜として機能する）、33はアルミニウムでなるゲート配線、34はゲート配線33を陽極酸化して得られたアルミナ（陽極酸化）膜である。

【0017】アルミナ膜34の上面の一部をバッファードフッ酸でエッチングしていくと、まずゲート配線33が露出する。通常は基板面内である程度の分布をもってエッチングされるのでオーバーエッチングをしてアルミナ膜34を完全に除去することが必要となる。

【0018】この時、オーバーエッチングが多すぎるとゲート配線33がバッファードフッ酸にエッチングされてしまう。エッチング孔35がゲート配線33を貫通して絶縁膜32まで達する場合も危惧される。

【0019】このような状態となると、36（太線）で示される様なゲート配線33の断面のみで取り出し配線（図示せず）と接触することになる。一般的なコンタクトホール径が数ミクロンであるのに対して、ゲート配線の膜厚が数百nmであることを考えると、図20に示す状態ではゲート配線と取り出し配線との接触面積が通常の1/100程度にまで小さくなってしまふ。

【0020】即ち、図20に示す様な状態となってしまうと、極端に配線同士の接触面積が減り、殆ど電氣的な接続が不可能な状態となる。従って、TF Tを動作させることができなくなり、回路自体の誤動作を招いてしまふ。

【0021】また、もしも絶縁膜32の下にTF Tの活性層が存在する様な構造（TF T上でゲート電極と取り出し配線とのコンタクトをとる場合など）であれば、取り出し配線と活性層とがショートしてしまうこともありうる。

【0022】そこで、本出願人は上述のバッファードフッ酸の代わりに特殊なエッチャントを用いるプロセスを開発した。本出願人が使用したエッチャントはリン酸：

硝酸：酢酸：水＝85：5：5の割合で混合した溶液10リットルに対して、クロム酸溶液550グラム（クロム酸300グラム、水250グラム）を混合したエッチャントである。本出願人はこれをクロム混酸と名付けている。

【0023】このクロム混酸溶液は陽極酸化物膜であるアルミナ膜はエッチングするが、アルミニウム膜はエッチングしないという選択性を有している。その性質を利用してアルミナ膜のみを選択的にエッチングすることが可能である。この様に、現状では特殊なエッチャントによってゲート電極と取り出し配線とを接続するためのコンタクトホールを形成している。この方法は確かに歩留りも高く、良好なオーミック接触を実現できる。

【0024】しかしながら、体に害を及ぼす可能性のある重金属クロムを大量に用いる必要があるという点で、クロム混酸を利用したプロセスは工業上、望ましいものではない。その様な理由からクロム混酸に替わる代替エッチャントの開発が急がれているが、現状ではその様なエッチャントは見つかっていない。

【0025】また、配線としてアルミニウム材料使用したTF Tでは、アルミニウム配線を形成した以降のプロセス温度が300～450℃であっても、TF Tの動作不良が確認された。この動作不良の要因は様々に考えられる。特に、トップゲート型TF Tの動作不良の多くは、ゲート電極で生ずるヒロック、ウィスカ等の突起物がゲート絶縁膜を突き抜けてチャネル形成領域へ到達したり、アルミニウム原子がゲート絶縁膜中に拡散したりしたことによって生じたゲート電極とチャネル間のショート（短絡）によるものである。

【0026】また、現在、TF Tには高移動度が求められており、活性層としては、非晶質シリコン膜よりも移動度の高い結晶性シリコン膜を用いることが有力視されている。従来、加熱処理により結晶性シリコン膜を得るには、高い歪点を有する石英基板を用いる必要があった。石英基板は高価であるため、安価なガラス基板を使用できる結晶化技術の開発が進められている。

【0027】結晶化温度を低温化するための技術が、本出願人による特開平6-232059号公報、特開平7-321339号公報等に開示されている。上記技術は非晶質シリコン膜に微量の金属元素を導入し、しかる後に加熱処理を行うことにより結晶化シリコン膜を得るのである。結晶化を助長する金属元素としては、Fe、Co、Ni、Ru、Rh、Pd、Os、Ir、Pt、Cu、Auから選ばれた一種または複数種類のものを用いている。この技術を用いることにより、ガラス基板が耐えうるようなプロセス温度で結晶性シリコン膜を作製することが可能となった。

【0028】しかし、この技術の問題点は、結晶化に利用した金属元素が結晶性シリコン膜中に残留することであり、TF Tの信頼性、特性均一性を劣化させる原因と

10

20

30

40

50

なる。そこで、さらに、本出願人らは、アルミニウム材料を用いた配線を形成後、結晶性シリコン膜中の金属元素をゲッターリングする技術（特開平 8 - 3 3 0 6 0 2 号公報）も開発した。この技術では、リンが添加されたソース／ドレイン領域をゲッターリングシンクに利用して、加熱処理をすることによって、チャンネル形成領域内の金属元素がソース／ドレイン領域にゲッターリングされる。

【0029】しかしながら、上記ゲッターリング技術では、耐熱性が低いアルミニウム材料を配線に用いているため、温度範囲（約 300～450℃）内での加熱処理にとどまっていた。また、300～450℃の加熱温度では、結晶性シリコン膜中の金属元素を十分にゲッターリングする温度としては低いため、長時間の処理時間を必要とする。そのため、上述したようなゲート電極とチャンネルとのショートが起りやすくなる。

【0030】

【発明が解決しようとする課題】上述したように、配線抵抗の点から、配線にアルミニウム材料を用いることが望まれるが、アルミニウム材料を用いることと、種々の問題が生じてしまう。以下にその問題点を総括する。

【0031】第 1 に、陽極酸化技術を利用することによって、LDD 構造の薄膜トランジスタを自己整合的に作製することができる。しかしながら陽極酸化用の電圧供給配線を形成する必要があるため、回路の高集積化、基板面積の縮小化が阻まれている。

【0032】第 2 に、ゲート電極の取出し電極のためのコンタクトホール開口工程において、ゲート電極を覆うアルミナを除去するのには、クロム混酸を使用しなければならなかった。

【0033】第 3 に、アルミニウムの低耐熱性のため、ゲート配線とチャンネルとがショートしてしまい、TFT の動作不良が生じていた。

【0034】本発明は、ルミニウム材料でなる配線を有する半導体装置であって、上記の問題点を一挙に解決した新規な絶縁ゲート型トランジスタ、およびその作製方法に関する。

【0035】本発明では、陽極酸化用の電圧供給配線を形成せずに、アルミニウム材料を陽極酸化することを可能にする。更に、アルミナとアルミニウムとの積層構造からなる配線と当該配線に電気的に接続する配線との良好なオーミック接触を、クロム混酸を使用することなく実現させ、更に、ゲート電極とチャンネルとのショートを防止することを課題とする。

【0036】

【課題を解決するための手段】上述した問題点を解消するために、本発明の半導体装置は、第 1 の配線層上に、アルミニウムまたはアルミニウムを主成分とする材料でなる第 2 の配線層を積層した積層構造を有する配線を備え、前記第 1 の配線層はアルミニウムより高融点な金属材料にて形成され、前記第 2 の配線層の側面全てが、陽

極酸化物で被覆されていることを特徴とする。

【0037】更に、他の発明は、上記積層構造を有する第 1 の配線と、絶縁膜を挟んで前記第 1 の配線よりも上層に形成された第 2 の配線と、前記第 1 の配線と前記第 2 の配線とを電気的に接続するためのコンタクトホールと、からなるコンタクト構造を構成に含む半導体装置であって、前記コンタクトホールは前記陽極酸化物及び前記第 1 の陽極酸化物を貫通して形成され、前記コンタクトホールにおいて、前記第 2 の配線は、前記第 1 の金属層と接していることを特徴とする。

【0038】本発明の主旨は、従来アルミニウム材料のみで構成されていた配線を、アルミニウムを主成分とする材料でなる第 2 の配線層の下層にアルミニウムよりも高融点な金属材料でなる第 1 の配線層を形成した配線構造とすることで、アルミニウム原子が絶縁膜中へと侵入して他の配線とショートするのを防ぐことにある。即ち、下層に設けられた第 1 の配線層を耐熱性の低いアルミニウム原子のブロッキング層として利用する。このような構成とすることで配線形成後、300℃以上、好ましくは 450℃以上の加熱処理を可能にする。

【0039】本発明の他の主旨は、上記積層構造を有する第 1 の配線を、上層の第 2 の配線と接続するコンタクト構造において、アルミニウムを主成分とする第 2 の配線層のエッチングストッパーとして第 1 の配線層を機能させることにある。また、第 2 の配線は第 1 の配線層（アルミニウムよりも高融点な金属材料でなる膜）において電気的に接続されるため、第 1 の配線と第 2 の配線間で良好なオーミック接触が取れ、第 1 の配線と第 2 の配線との間でのコンタクト不良を防ぐことが可能である。

【0040】本発明の他の主旨は、上記積層構造を有する配線を備えた半導体装置を作製方法において、陽極酸化用の電圧供給配線を形成せずに、アルミニウムを主成分とする第 2 の配線層を陽極酸化することにある。その方法の構成は、絶縁表面上にアルミニウムよりも高融点な材料でなる第 1 の金属膜を形成する工程と、前記第 1 の金属膜上に接してアルミニウムまたはアルミニウムを主成分とする材料でなる第 2 の金属膜を形成する工程と、前記第 2 の金属膜をパターニングして、前記第 2 の配線層を前記複数の配線ごとに分離して形成する工程と、前記第 1 の金属膜に電圧を印加して前記第 2 の配線層を陽極酸化する工程と、を有することを特徴とする。

【0041】即ち、上記方法では、第 2 の配線層は配線ごとにパターニングされるが、第 1 の金属膜によって全ての第 2 の配線層は電気的にショートされる。したがって、第 1 の金属膜に電圧を印可することによって、全ての第 2 の配線層に電圧を印可して陽極酸化することが可能になる。

【0042】[ 本発明の構成に至る過程 ] 以下に、図 17、図 18 を用いて、本発明の構成に至る過程を説明

する。本発明者は、タンタル膜を電極にして、タンタル膜上にアイランド状にパターンニングした複数のアルミニウムパターンが陽極酸化できるか否かを確認した。図 14 は実験手順ごとのアルミニウムパターンの断面図である。

【0043】《実験手順》 コーニングス社製 1737 ガラス基板 (5 インチ平方) 40 上に、スパッタ法にて、厚さ 20 nm のタンタル (Ta) 膜 41、厚さ 400 nm のアルミニウム (Al) 膜を積層した。そして、アルミニウム膜に電圧を印可して、アルミニウム膜表面を薄いアルミナ膜 (図示せず) を形成した。この陽極酸化工程はレジストマスク 42 の密着性を向上するためである。

【0044】条件は、電解溶液に電解溶液に 3% の酒石酸を含むエチレングリコール溶液を用い、電解溶液温度 30℃、到達電圧 10 V、電圧印可時間 15 分、供給電流 10 mA/1 基板とした。そして、レジストマスク 42 を形成して、上記アルミナ膜を上述したクロム混酸でエッチングし、アルミニウム膜をエッチングしてアルミニウムパターン 43 を複数形成した。エッチャントは、アルミナ膜には従来例で説明したクロム混酸を用い、アルミニウム膜にはリン酸、酢酸、硝酸、水を体積%で 8:5:5:5 の比で混合した酸 (以下、この酸をアルミ混酸と呼ぶこととする) を用いた。(図 17 (A))

【0045】次に、レジストマスク 42 を残したまま、陽極酸化装置においてタンタル膜 41 に電圧を印可し、陽極酸化を行った。条件は、電解溶液に 3% シュウ酸水溶液、到達電圧 8 V、電圧印可時間 40 分、供給電流 20 mA/1 基板とした。従来の陽極酸化方法ではこの陽極酸化条件では、通常アルミニウムパターン 43 の側面に多孔質アルミナ膜 44 が形成される。よって、この陽極酸化工程をサイド陽極酸化工程と呼ぶことにする。(図 17 (B))

【0046】次に、レジストマスク 42 を除去した後、再び陽極酸化装置においてタンタル膜 41 に電圧を印可し、陽極酸化を行った。条件は、電解溶液に電解溶液に 3% の酒石酸を含むエチレングリコール溶液を用い、電解溶液温度 10℃、到達電圧 80 V、電圧印可時間 30 分、供給電流 30 mA/1 基板とした。従来では陽極酸化条件では、多孔質アルミナ膜 44 を酒石酸が浸透して、アルミニウムパターン 43 表面が陽極酸化されて、無孔質アルミナ膜 46 が形成される。このことから、この陽極酸化工程をマスク陽極酸化工程と呼ぶことにする。

(図 17 (C))

【0047】次に、上述したアルミ混酸によるウェットエッチングによって、多孔質アルミナ膜 44 を除去した。(図 17 (D))

【0048】《実験結果と考察》 タンタル膜 41 が陽極酸化用の電圧供給配線として機能するかを確認するため、工程ごとにタンタル膜 41 のシート抵抗を測定し

た。また、図 17 (D) のエッチング工程後に、SEM により断面構造を観察した。図 18 にその SEM 写真を示す。図 18 (A) は SEM 写真であり、図 18 (B) は SEM 写真を説明した模式図であり、符号は図 17 の構成要素に対応する。

【0049】タンタル膜 41 のシート抵抗は初期状態 (陽極酸化前) では 100.1  $\Omega/\square\text{cm}$  であった。サイド陽極酸化工程終了後は 205.1  $\Omega/\square\text{cm}$  であり、マスク陽極酸化工程終了後のシート抵抗は測定装置の測定レンジの以上となった。装置の測定可能な最大値は 5000k  $\Omega/\square\text{cm}$  あるので、マスク陽極酸化工程終了後のシート抵抗は 5000k  $\Omega/\square\text{cm}$  以上である。なお、シート抵抗値は 5 つの測定点の平均値である。

【0050】サイド陽極酸化工程終了後、ガラス基板 40 を肉眼で観察してみると、タンタル膜 41 の透明度が初期状態よりも増していた。このこととシート抵抗値から、シュウ酸によってタンタル膜 41 が若干酸化されていると推測される。

【0051】また、マスク陽極酸化工程終了後、ガラス基板 40 を肉眼で観察してみると、露出していたタンタル膜 41 は殆ど透明となっていた。これは、マスク陽極酸化工程で使用するシュウ酸はタンタルをも陽極酸化するためであり、この部分のタンタル膜 41 は陽極酸化されてタンタルオキサイド膜 45 (図 17 (C) 参照) に変成されていると推測される。このことはシート抵抗値が非常に大きいことから予測できる。

【0052】タンタルオキサイドは絶縁物である。しかし、マスク陽極酸化工程で、モニタしている電流値に大きな変動は見られなかった。よって、タンタル膜 41 がタンタルオキサイド膜 45 に変成されても、アルミニウムパターン 43 に電圧が印加されていると考えられる。タンタルオキサイド膜 45 はシート抵抗値はオーバレンジであるが、化学量論比である Ta<sub>2</sub>O<sub>5</sub> (五酸化タンタル) よりも酸素の組成比が小さいため、若干の導電性 (半絶縁性) を示していると推測され、化学量論比からのずれは陽極酸化による酸化処理であることが大きく起因していると思われる。

【0053】そこで、マスク陽極酸化工程で、アルミニウムパターン 43 を覆って無孔質アルミナ膜 46 が形成されているかを、図 17 (D) のエッチング工程後に、SEM により断面構造を観察した (図 15 参照)。

【0054】図 17 (D) でのエッチング工程ではアルミ混酸を用いたが、従来例で述べたように、アルミ混酸は多孔質アルミナとアルミニウム双方をエッチングしてしまう、他方無孔質アルミナは殆どエッチングされない。よって、マスク陽極酸化工程で無孔質アルミナ膜 46 が十分に形成されていないと、アルミニウムパターン 43 も除去されてしまうこととなる。

【0055】図 17 (A) に示す SEM 観察写真では、アルミ混酸でエッチング処理してもアルミパターン 42



が残存しているのが確認される。よってマスク陽極酸化工程でアルミ混酸に耐えうる無孔質アルミナ膜 4 6 が形成されていると結論できる。本実験結果の条件では、無孔質アルミナ膜 4 6 の膜厚は 100nm 程度である。

【0056】以上の実験によって、ガラス基板 4 0 全面に形成したタンタル膜 4 1 によって、その上部に選択的に形成されたアルミニウム膜 4 2 をショートし、タンタル膜 4 1 に電圧を印可してアルミニウムパターンを陽極酸化できることを発見した。特に、シュウ酸を用いた陽極酸化用の電圧供給配線にタンタル膜 4 1 を用いても、その上部に形成されたアルミニウムパターン 4 2 を陽極酸化できることが分かった。

【0057】本発明の構成は以上の実験結果から得られた知見に基づくものである。本発明は、第 1 の金属膜上に、アルミニウムを主成分とする第 2 の配線層を配線ごとに電気的に分離して形成しても、第 1 の金属膜荷電圧を印可することによって、第 2 の配線層を陽極酸化するものである。

【0058】上記構成において、第 1 の金属膜としてバルブ金属を用いることができる。バルブ金属とは、アノード的に生成したバリアー型陽極酸化膜がカソード電流は流すがアノード電流は通さない、即ち弁作用を示す様な金属を指す。(電気化学便覧 第 4 版; 電気化学協会編, p370, 丸善, 1985)。

【0059】バルブ金属膜であってアルミニウムよりも高融点な材料にはタンタル (Ta)、ニオブ (Nb)、ハフニウム (Hf)、ジルコニウム (Zr)、チタン (Ti)、クロム (Cr) 等が挙げられる。また第 1 の金属膜として、これらバルブ金属元素を含有する合金、例えばモリブデンタンタル (MoTa) を用いることができる。

【0060】また、第 1 の金属膜材料としてはアルミニウムを主成分とする第 2 の配線層をエッチングに用いられるバッファードフッ酸によるエッチングレートが低い、即ち耐フッ酸性を持っていることが望ましい。その様な要件を備えた材料としては、代表的にはタンタル (Ta)、ニオブ (Nb)、ハフニウム (Hf)、ジルコニウム (Zr) などが挙げられる。

【0061】第 1 の金属膜の厚さは薄いほど好ましいが、第 2 の配線層からアルミニウム原子が拡散するブロッキング層として機能するための膜厚が必要である。第 1 の金属膜の厚さは 1nm 厚以上、好ましくは 5nm 厚以上とするのが好ましい。また半導体装置の分野では金属膜は殆どスパッタ装置で形成しているので、スパッタ装置の性能を考慮してこの下限を決定してもよい。

【0062】また、膜厚の上限としては 50nm、好ましくは 30nm 程度と考えている。第 1 の金属膜として厚さ 20nm、50nm タンタル膜を用いた場合に、550℃で熱処理してもタンタル膜下層にアルミニウムが拡散していないことが確認できた。

【0063】以上の事から第 1 の金属膜の膜厚は 1 ~ 50 nm (好ましくは 1 ~ 30nm、さらに好ましくは 5 ~ 20nm) の範囲から選択することが好ましいと考える。

【0064】

【発明の実施の形態】 図 1 ~ 図 3 を用いて本発明の実施形態を説明する。

【0065】〔実施形態 1〕 図 1 は本実施形態の配線の作製工程を示す断面図である。

【0066】先ず、絶縁物 100 表面上にアルミニウムよりも高融点な材料でなる第 1 の金属膜 101 を形成する。次に、第 1 の金属膜 101 上に接して、アルミニウムを主成分とする材料でなる第 2 の金属膜 102 を形成する。(図 1 (A))

【0067】絶縁物 100 としては、ガラス基板や石英基板などの絶縁性基板、これら基板上に形成された酸化珪素膜等の下地膜、あるいは、半導体装置のゲート絶縁膜や層間絶縁膜などが挙げられる。また、第 2 の金属膜 102 としては、純アルミニウムだけでなく、Si、Sc 等を数重量% 添加したものや、Si などの金属とのアルミニウム合金でもよい。

【0068】次に第 2 の金属膜 102 をパターニングして、第 1 の金属膜 101 上に、第 2 の配線層 103 を選択的に形成する。第 2 の配線層 103 は複数の配線(図中では 2 つだけ図示した) ごとに形成され、電気的に分離されている。この状態では、配線層 103 は第 1 の金属膜 101 によって電気的にショートされている。(図 1 (B))

【0069】次に、3% の酒石酸を含むエチレングリコール溶液中で第 1 の金属膜 101 に電圧を印加することによって、前記第 2 の配線層 103 を陽極酸化して、その表面に配線層 103 の陽極酸化物膜(アルミナ膜) 105 を形成する。タンタル膜のように酒石酸中で陽極酸化される材料で第 1 の金属膜 101 形成した場合には、金属膜 101 の露出している部分は陽極酸化物 104 に変成される。(図 1 (C))

【0070】次に、陽極酸化物 105 をマスクにして、陽極酸化物 104 をエッチングして、第 1 の配線層 106 を形成し、配線 110 が完成する。エッチングにはアルミナ膜に対してエッチング選択比を有する CHF<sub>3</sub> ガスを用いることができる。(図 1 (D))

【0071】なお、第 1 の配線層 106 は、陽極酸化されずに残存した第 1 の金属膜 101 にほぼ対応対応するため、図 1 (C) の陽極酸化工程で、第 1 の配線層 106 が画定されたとみなすこともできる。

【0072】本実施形態では、第 2 の配線層 102 同士をショートするために、陽極酸化用の電圧供給線が不要であり、配線層 102 引き回す必要がない。従って、陽極酸化工程後、エッチングによって電圧供給線から第 2 の配線層 103 を配線ごとに分断する工程が不要になる。よって、配線 110 の端部 111 の側面には、図 2

(C) に示すように陽極酸化物膜 1 0 5 及び 1 0 4 が存在する。なお、1 1 1 で示す端部以外であっても、配線 1 0 の側面は端部 1 1 1 と同じである。

【0 0 7 3】他方、図 2 (B) に示すように、従来のアルミナ (陽極酸化物) 層 5 5 で被覆されるアルミニウム配線 5 0 は陽極酸化用の電圧供給配線 5 1 に接続する必要がある。よって、陽極酸化工程後は、配線 5 0 を配線 5 1 から分断する必要があった。分断部分 5 3 の側面構造は図 2 (D) に示すように、アルミニウム層 5 4 が露出される。この点で、本発明と従来の陽極酸化工程は区別

10 できる。

【0 0 7 4】〔実施形態 2〕 図 3 は本実施形態の配線の作製工程を示す断面図である。実施形態 1 では、第 1 の酒石酸で陽極酸化される材料で第 1 の金属膜 1 0 1 を形成した例を示した。本実施形態では、酒石酸で陽極酸化されない材料で第 1 の金属膜を形成するようにしたものである。他の構成は実施形態 1 と同様である。

【0 0 7 5】先ず、絶縁物 1 2 0 表面上にアルミニウムよりも高融点な材料でなる第 1 の金属膜 1 2 1 を形成する。次に、第 1 の金属膜 1 2 1 上に接して、アルミニウム

20 を主成分とする材料でなる第 2 の金属膜 1 2 2 を形成する。(図 3 (A))

【0 0 7 6】次に第 2 の金属膜 1 2 2 をパターニングして、第 1 の金属膜 1 2 1 上に、第 2 の配線層 1 2 3 を選択的に形成する。第 2 の配線層 1 2 3 は複数の配線 (図中では 2 つだけ図示した) ごとに分離されて形成される。また全ての配線層 1 2 3 は第 1 の金属膜 1 2 1 によって電氣的にショートされている。(図 3 (B))

【0 0 7 7】次に、3 % の酒石酸を含むエチレングリコール溶液中で第 1 の金属膜 1 2 1 に電圧を印加すること

30 によって、前記第 2 の配線層 1 2 3 を陽極酸化して、その表面に配線層 1 2 3 の陽極酸化物膜 (アルミナ膜) 1 2 5 を形成する。(図 3 (C))

【0 0 7 8】次に、陽極酸化物 1 2 5 をマスクにして、第 1 の金属膜 1 2 1 をエッチングして第 1 の配線層 1 2 6 を形成し、配線 1 3 0 が完成する。エッチングにはアルミナ膜に対してエッチング選択比を有する  $\text{CHF}_3$  ガスを用いることができる。(図 3 (D))

【0 0 7 9】本実施形態の配線 1 3 0 も実施形態 1 の配線 1 1 0 と同様に、配線 1 3 0 の少なくとも側面全てに

40 陽極酸化物膜 1 2 5 が存在することとなる。図 2 (A)、(C) において、図 3 と同じ符号は同じ構成要素を示している。

【0 0 8 0】

【実施例】 図を用いて本発明の実施例を詳細に説明する。

【0 0 8 1】〔実施例 1〕 本実施例は本発明を T F T に応用した例である。本発明の実施の形態について図 4 を用いて説明する。図 4 は T F T の概略の上面図を示す。

【0 0 8 2】図 4 において、2 0 1 は T F T の活性層、

2 0 2、2 0 3 は活性層 1 0 1 とソース電極又はドレイン電極とのコンタクト部 (ソース/ドレインコンタクト部)、2 0 4 はゲート配線である。なお、ゲート配線 2 0 4 が活性層 2 0 1 と重なる部分は特にゲート電極と呼ぶこととする。また、2 0 5 はゲート配線 2 0 4 と取り出し配線 (図示せず) とのコンタクト部 (ゲートコンタクト部) である。

【0 0 8 3】図 4 を A - A' で切断した断面図を図 5 (A) に示す。図 5 (A) において、2 0 6 は絶縁表面を有する基板であり、2 0 7 は酸化シリコンでなる絶縁膜であり、その上に第 1 の配線層であるタンタル層 2 0 8 と、第 2 の配線層であるアルミニウム層 (アルミニウムを主成分とする薄膜) 2 0 9 との積層構造でなるゲート配線 2 0 4 が設けられている。

【0 0 8 4】また、図 4 の T F T 部を B - B' で切断した断面図を図 5 (B) に示す。2 1 4、2 1 5 はそれぞれ導電膜からなるソース配線、ドレイン配線であり、図 5 (A) に示した取り出し配線 2 1 3 と同一材料で、同一層に形成される。図 5 (B) において、タンタル層 2 0 8 はアルミニウム層 2 0 9 の成分物質がゲート絶縁膜 2 0 7 を通って活性層 2 0 1 へと流出 (拡散) することを防ぐブロッキング層としても機能する。この様なアルミニウムの拡散は熱処理や静電気による発熱によって、アルミニウム合金が流動性をもつことによって引き起こされる場合が考えられるが、アルミニウム膜の下地にバルブ金属膜を設けることでその様な拡散を防ぐことが可能である。

【0 0 8 5】図 6、図 7 を用いて、本実施例の T F T の作製工程を説明する。まず、絶縁表面を有する基板 2 0 0 として絶縁膜を表面に設けたガラス基板を用意する。他に熱酸化膜を形成したシリコン基板、石英基板、酸化シリコン膜を設けたセラミックス基板などを用いることができる。

【0 0 8 6】次に、基板 2 0 0 上に T F T の活性層 2 0 1 となる島状半導体層を形成する。活性層 2 0 1 を酸化シリコンでなる絶縁膜 2 0 7 で覆う。(図 6 (A))

【0 0 8 7】本実施例では特開平 7 - 1 3 0 6 5 2 号公報記載の技術によって形成されたポリシリコン膜で活性層 3 0 2 を形成する。なお、ポリシリコン膜の形成方法はレーザーアニールを用いた方法など公知のあらゆる手段を用いることができる。また、 $\text{Si}_x\text{Ge}_{1-x}$  ( $0 < x < 1$ ) で示されるシリコンゲルマニウム膜を用いても良い。

【0 0 8 8】次に、基板 2 0 0 上に厚さ 20nm のタンタル膜 2 3 1 と、厚さ 40nm の 2 wt% のスカンジウムを含有したアルミニウム膜 2 3 2 とを積層した。そして、アルミニウム膜 2 3 2 に電圧を印可して、アルミニウム膜表面を薄いアルミナ膜 (図示せず) を形成した。この陽極酸化工程はレジストマスク 2 3 3 の密着性を向上するためである。条件は、電解溶液に電解溶液に 3 % の酒石酸

を含むエチレングリコール溶液を用い、電解溶液温度 30℃、到達電圧 10 V、電圧印可時間 15 分、供給電流 10 mA/1 基板とした。そして、レジストマスク 233 を形成する。(図 6 (B))

【0089】図 11 に、陽極酸化装置 250 の概略図を示す。陽極酸化装置は、電源 251、電解溶液 253 を入れるための電解溶液槽 252 をそなえ、陰極(白金) 254 と陽極となる基板 200 が電源 251 に接続されている。基板 200、陰極 254 とともに電解溶液 253 に浸される。基板 200 では装置 250 のプローブ P がタ

ンタル膜 231 に接続される。  
【0090】図示しないアルミナ膜をクロム混酸でエッチングし、次にアルミ混酸でアルミニウム膜をエッチングして、アルミニウム膜でなる配線層 209 を形成した。アルミニウム層 209 はゲート配線 204 の上層を構成するものである。なお、図 6 では向かって左側のアルミニウム層 209 と右側のアルミニウム層 209 とが分断して記載されているが、実際には図 4 に示した様に同一体である。そして、向かって左側のアルミニウム層 209 は最終的には活性層 201 と重なって T F T の

ゲート電極として機能する。また、向かって右側のアルミニウム層 209 は後に外部端子と接続するためのコンタクト部となる。  
【0091】図 8 に図 6 (C) の状態の T F T の断面図と平面図を示す。図 8 (A) は T F T のチャネル長方向の断面図である。図 8 (B) は図 8 (A) の X-X' 平面で切った平面図であり、図 8 (C) は図 8 (A) の Y-Y' 平面で切った断面図であり、チャネル幅方向の T F T の断面図に対応する。なお、アルミニウム層 209 の平面形状は実際には、図 4 のゲート配線 204 と相似

な形状であるが、矩形状に簡略化した。図 9、図 10 においても、アルミニウム層 209 に関しては同様である。  
【0092】次に、レジストマスク 233 を残したまま、陽極酸化装置において、プローブ P をタンタル膜 231 に接続して電圧を印可し、陽極酸化を行った。条件は、電解溶液に 3% シュウ酸水溶液、到達電圧 8 V、電圧印可時間 40 分、供給電流 20 mA/1 基板とした。従来の陽極酸化方法ではこの陽極酸化条件では、アルミニウム層 209 の側面に多孔質アルミナ膜 234 が形成さ

れる。(図 6 (D))  
【0093】次に、レジストマスク 233 を除去した後、再び陽極酸化装置に 250 おいてタンタル膜 231 に電圧を印可し、陽極酸化を行った。条件は、電解溶液に電解溶液に 3% の酒石酸を含むエチレングリコール溶液を用い、電解溶液温度 10℃、到達電圧 80 V、電圧印可時間 30 分、供給電流 30 mA/1 基板とした。多孔質アルミナ膜 234 を酒石酸が浸透して、アルミニウム層 209 表面が陽極酸化されて、無孔質アルミナ膜 211 が形成される。また、タンタル膜 231 においては、

露出している部分および多孔質アルミナ膜 234 が存在している部分も陽極酸化されて、タンタルオキサイド膜 210 に変成される。(図 6 (E))

【0094】図 9 に図 6 (E) の状態の T F T の断面図と平面図を示す。図 9 (A) は T F T のチャネル長方向の断面図である。図 9 (B) は図 9 (A) の X-X' 平面で切った平面図であり、図 9 (C) は図 9 (A) の Y-Y' 平面で切った断面図であり、チャネル幅方向の T F T の断面図に対応する。図 9 に示すように、アルミナ層 221 側面から突出している多孔質アルミナ膜 234 の膜厚  $t_p$  及び無孔質アルミナ膜 211 の膜厚  $t_b$  はアルミニウム層 209 周囲で全て均一になる。

【0095】次に、アルミナ層 211、234 をマスクとして、タンタルオキサイド層 210 と絶縁膜 207 をエッチングする。エッチングは C H F<sub>3</sub> ガスを用いたドライエッチング法により行う。(図 6 (F))

【0096】次にアルミ混酸によって、多孔質アルミナ膜 235 をエッチングによって除去する。この工程によって、タンタル層 208 とアルミニウム層 209 が積層したゲート配線が 204 が完成する。(図 7 (A))

【0097】また、ゲート配線 204 の側面全ては図 5 (C) で示すように、タンタルオキサイド 210 層、無孔質アルミナ層 209 で被覆された構造となっている。図 5 (C) は図 4 の C で示す端部の側面図である。

【0098】図 10 に図 6 (F) の状態の T F T の断面図と平面図を示す。図 10 (A) は T F T のチャネル長方向の断面図である。図 10 (B) は図 10 (A) の X-X' 平面で切った平面図であり、図 10 (C) は図 10 (A) の Y-Y' 平面で切った断面図であり、チャネル幅方向の T F T の断面図に対応する。図 10 に示すように、アルミナ層 221 側面から突出している酸化タンタル膜 210 長は図 9 の膜厚  $t_p$  に対応し、配線 204 周囲で均一である。。

【0099】次に、一導電性を付与する不純物イオンを活性層 201 に添加する。N チャネル型 T F T を作製するにはリン又は砒素を添加し、P チャネル型 T F T を作製するにはボロン又はガリウムを添加する。これら不純物イオンの添加はイオンインプランテーション法、プラズマドーピング法、レーザードーピング法のいずれかの手段を用いれば良い。また、CMOS 回路を構成する場合にはレジストマスクを利用して不純物イオンを打ち分ければ良い。

【0100】この工程は加速電圧を 2 度に分けて行う。1 度目は加速電圧を 80 keV 程度と高めに設定し、2 度目は加速電圧を 30 keV 程度と低めに設定する。こうすることで、1 度目はタンタルオキサイド膜 308 と絶縁膜 207 の下にも不純物イオンが添加され、2 度目はタンタルオキサイド膜 210 と絶縁膜 207 とがマスクとなって、その下には不純物イオンが添加されない。

【0101】この様な不純物イオンの添加工程により、

T F T のチャネル形成領域 2 2 1、ソース領域 2 2 2、ドレイン領域 2 2 3、低濃度不純物領域 ( L D D 領域 ) 2 2 4、2 2 5 が自己整合的に形成される。なお、各不純物領域に添加される不純物イオンの濃度は実施者が適宜設定すれば良い。(図 7 ( B ) )

【 0 1 0 2 】 2 度目の添加工程では、タンタルオキサイド膜 2 1 0 を通過させて不純物を添加するため、タンタルオキサイド層 2 1 0 があまり厚いとスループットを低下させてしまう。また、低濃度不純物領域 ( L D D 領域 ) 2 2 4、2 2 5 の不純物濃度が小さくなって所望の抵抗値を得ることができない場合も生ずる。

【 0 1 0 3 】 そのため、絶縁膜 2 0 7 が 50 ~ 100 nm 程度の厚さであるため、タンタルオキサイド膜 2 1 0 は厚くとも 100 nm が限度である。タンタル膜 2 3 1 は酸化されると約 2 倍の厚さになることから、初期のタンタル膜 2 3 1 の膜厚は 50 nm 以下とすることが好ましい。

【 0 1 0 4 】 不純物イオンの添加工程が終了したら、ファーストアニール、ランプアニール、レーザーアニール又はそれらを併用して熱処理を行い、添加された不純物イオンの活性化を行う。なお、アルミナ膜 2 1 1 の側面から突出しているタンタルオキサイド 2 1 0 膜にタンタル層が残存した場合には、低濃度不純物領域 2 2 4、2 2 5 にゲート配線によって電圧が印可されてしまうため、不都合である。そのため、添加工程終了後、400 ~ 600 ° C 程度の温度で熱酸化して、残存したタンタル層を酸化してしまうとよい。

【 0 1 0 5 】 次に、酸化シリコン膜でなる層間絶縁膜 2 1 2 を 1 μ m の厚さに形成する。次いで、層間絶縁膜 2 1 2 をパターニングしてコンタクトホールを形成する。これらコンタクトホール 2 3 6 ~ 2 3 8 の形成は次の様にして行う。

【 0 1 0 6 】 まず、橋本化成株式会社製の L A L 5 0 0 と呼ばれるエッチャントを用いて層間絶縁膜 2 1 2 をエッチングする。L A L 5 0 0 はフッ化アンモニウムとフッ化水素酸と水とを混合したバッファードフッ酸に数 % の界面活性剤を添加したエッチャントである。勿論、他のバッファードフッ酸でも良い。

【 0 1 0 7 】 ここで用いるバッファードフッ酸は酸化シリコン膜を比較的に速い速度でエッチングできることが好ましい。層間絶縁膜 2 1 2 は 1 μ m と厚いのでエッチングレートの速い方がスループットの向上につながる。

【 0 1 0 8 】 こうして層間絶縁膜 2 1 2 をエッチングした時点では、T F T 部ではソース領域 2 2 2、ドレイン領域 2 2 3 が露出して、コンタクトホール 2 3 6、2 3 7 が完成する。ゲートコンタクト部ではアルミナ膜 2 1 1 が露出している。次にフッ化アンモニウムとフッ化水素酸と水とを 2 : 3 : 1 5 0 ( 体積 % ) で混合した薄いバッファードフッ酸を用いてエッチングを進行させる。

【 0 1 0 9 】 このバッファードフッ酸ではシリコン膜、即ちソース領域 2 2 2 及びドレイン領域 2 2 3 は殆どエ

ッチングされない。しかし、ゲートコンタクト部アルミナ膜 2 1 1 はエッチングされ、その下のアルミニウム層 2 0 9 もエッチングされる。最終的には、タンタル膜 3 0 4 a までエッチングが到達した時点でエッチングが止まり、コンタクトホール 2 3 8 が形成される。(図 7 ( C ) )

【 0 1 1 0 】 こうして図 7 ( E ) の状態が得られたら、導電膜でなるソース配線 2 1 4、ドレイン配線 2 1 5 を形成し、同一材料でゲート配線 2 0 4 と電氣的に接続される取り出し配線 2 1 3 を形成する。(図 7 ( F ) )

【 0 1 1 1 】 本実施例では、ソース配線 2 1 4、ドレイン配線 2 1 5 及び取り出し配線 2 1 3 を構成する導電膜として、チタン / アルミニウム合金 / チタンからなる 3 層構造の配線を利用する。こうすることで、反応性の高いアルミニウム膜をチタンで保護しつつ、低抵抗な配線を実現することができる。勿論、本実施例に適用しうる導電膜はこれに限定されるものではない。

【 0 1 1 2 】 以上の様な工程を経て、図 5 ( A ) に示す構造の T F T が完成する。また、本実施例の構成によれば図 5 ( B ) に示す様な構造でゲート配線と取り出し配線との電氣的な接続が達成される。

【 0 1 1 3 】 本実施例の構成では、コンタクトホール 2 3 8 を形成する際にタンタル層 2 0 8 がエッチングストッパーとして機能するのでプロセスの制御性及びマージンが大幅に改善される。

【 0 1 1 4 】 即ち、従来問題となっていたオーバーエッチングの如きコンタクト不良を防ぐことができる。また、従来例で述べたクロム混酸の様に工業上の取扱いが困難なエッチャントを必要とせず、容易に管理できるバッファードフッ酸を使えるので、経済的である。

【 0 1 1 5 】 [ 実施例 2 ] 本発明の構成は、T F T に限らずシリコン基板を利用して形成された M O S F E T に対しても適用することが可能である。本発明を M O S F E T に適用した場合の例を図 1 2 に示す。

【 0 1 1 6 】 図 1 2 において、3 0 1 はシリコン基板、3 0 2 はフィールド酸化膜、3 0 3 はソース領域、3 0 4 はドレイン領域、3 0 5 は一対の L D D 領域である。なお、それ以外の構造については、実施例 1 で説明した構造とほぼ同じであるので説明は省略する。また、M O S F E T をウェル構造の内部に作製する様な構造としても良い。

【 0 1 1 7 】 この様に、本発明は配線同士のコンタクト構造に関する技術であるため、T F T に対しても M O S F E T に対しても適用することができる。また、T F T や M O S F E T の様な半導体装置だけでなく、陽極酸化膜で保護されたアルミニウム配線と異なる層に形成された導電膜とを電氣的に接続する構造を必要とする場合に対して本発明を適用することは有効である。

【 0 1 1 8 】 [ 実施例 3 ] 本発明を利用した T F T の作製工程について図 1 3 を用いて説明する。なお、本実

施例においては、Nチャネル型TFT450とPチャネル型TFT550を同一基板上に形成し、CMOS回路を作製した例を示した。また、本発明はゲート電極の形成からソース領域及びドレイン領域の形成までは実施例1とほぼ同様である。

【0119】まず、基板400としてガラス基板（コーニング1737；歪点＝667℃）を用意し、その表面に図示しない下地膜として酸化シリコン膜を200nm厚に形成した。そして特開平6-232059号公報に記載の結晶化技術を用いて多結晶シリコン膜（ポリシリコン膜）を形成する。まず、厚さ膜厚45nmのアモルファスシリコン膜401を減圧CVDで成膜する。非晶質シリコン膜401の膜厚は10～100nm（好ましくは15～75nm、さらに好ましくは20～45nm）とする。次にNi酢酸溶液を非晶質シリコン膜401表面に塗布した。（図13（A））

【0120】この状態で550℃、6時間加熱することによって、Niを核にして非晶質シリコン膜401が結晶化して、多結晶シリコン膜に変成される。この多結晶シリコン膜をパターニングして、Nチャネル型TFT450とPチャネル型の活性層403、503を形成した。以下、実施例1で説明した工程に従って図07（A）に示す構造を得る。

【0121】図13（B）は、図07（A）に示す構造に対応する。407、507はゲート絶縁膜、408、508はタンタル層であり、409、509はアルミニウム層であり、410、510はタンタルオキサイド層であり、411、511はアルミナ層である。（図13（B））

【0122】こうして図13（B）の状態が得られたら、プラズマドーピング法によってリンイオンを活性層403、503に添加する。ドーピングガスには水素で5％に希釈されたフォスフィンを用いる。加速電圧を60～90keVと高くした。ドーズ量は $1 \times 10^{13} \sim 8 \times 10^{15} \text{ atoms/cm}^2$ とする。この工程は加速電圧が高いためタンタルオキサイド層410、510とゲート絶縁膜407、507端部を通過して不純物イオンが注入される。次に、5～10keVと低い加速電圧で2回目のリンイオン注入工程を行った。この工程では加速電圧が低いためゲート絶縁膜407、507が完全にマスクとして機能する（タンタルオキサイド膜も存在するため特開平7-135318号公報記載の技術よりもマスク効果が向上している）。

【0123】本実施例では、422、423および522、523示されるN<sup>+</sup>型領域には、 $1 \times 10^{20} \sim 8 \times 10^{21} \text{ atoms/cm}^3$ の濃度でリンが添加される様に調節した。424、425及び524、525示されるN<sup>-</sup>型領域のリン濃度は、 $1 \times 10^{16} \sim 1 \times 10^{17} \text{ atoms/cm}^3$ になるように調節する。なお、Nチャネル型TFT450において、N<sup>+</sup>型領域422、423はソース

領域、ドレイン領域であり、N<sup>-</sup>型領域424、425は低濃度不純物である。（図13（C））

【0124】次に、Nチャネル型TFT450をレジストマスク430で覆って、活性層503にボロンを添加して、P<sup>+</sup>型領域533、532、P<sup>-</sup>型領域534、535を形成する。ドーピングガスには水素で5％に希釈されたジボランを用いる。ドーズ量はN<sup>+</sup>型領域522、523領域に添加されるボロンの濃度の最大値から、この領域のリンイオンの濃度の最大値との差分をとったときに、ボロンイオンの濃度が $3 \times 10^{19} \sim 3 \times 10^{21} \text{ atoms/cm}^3$ となるようにドーズ量を調節する。（図13（D））

【0125】P<sup>+</sup>型領域533、532はソース領域、ドレイン領域であり、P<sup>-</sup>型領域534、535は低濃度不純物領域である。リンイオンボロンイオンが注入されなかった領域421、531が、後にキャリアの移動経路となる真性または実質的に真性なチャネル形成領域である。

【0126】なお、真性とは電子と正孔が完全に釣り合って完全に中性な領域を指し、実質的に真性な領域とは、しきい値制御が可能な濃度範囲（ $1 \times 10^{15} \sim 1 \times 10^{17} \text{ atoms/cm}^3$ ）でN型またはP型を付与する不純物を含む領域、または意図的に逆導電型不純物を添加することにより導電型を相殺させた領域を指す。

【0127】以上の様にして、ソース及びドレイン領域を形成した後、不活性ガス雰囲気中において加熱処理を施す従来（アルミニウム材料の単層）では、アルミニウム材料の耐熱性が低かったため短時間、且つ、450℃程度の加熱処理しか施せなかった。加えて、従来の構成では、450℃程度の加熱処理であってもアルミニウム原子がゲート絶縁膜や活性層に拡散している可能性が大きく、TFT特性の低下、バラツキを招いている可能性が高かった。

【0128】それに対して、本実施例は、アルミニウム層409、509の下層に設けられたタンタル層408、508をアルミニウム原子のブロッキング層として利用したため、長時間、且つ、450℃以上、好ましくは500～650℃の加熱処理を施すことが可能となった。本実施例においては、窒素雰囲気中において、550℃、2時間の加熱処理を施した。（図13（D））

【0129】上記加熱工程により、金属元素が図13（E）の矢印で模式的に示すように、チャネル形成領域421、531内に存在しているNiは、ソース／ドレイン領域422、423、532、533へ拡散する。これはこれらの領域がリン元素を高濃度に含むためであり、これらソース／ドレイン領域に到達したNiはそこで捕獲される。その結果、チャネル形成領域522、532更には低濃度不純物領域424、425、534、535内のNi濃度を低減することができる。

【0130】特に、Pチャネル型TFT550ソース／

ドレイン領域 532、533 のように、リンとボロン双方添加した領域であって、ボロン濃度をリンの 1.3~2 倍程度とした領域は、リンだけを添加した N チャネル型 TFT 450 ソース/ドレイン領域 422、423 よりもゲッタリング能力が高い。

【0131】また、上記加熱処理の段階において、不純物イオンの加速注入によって結晶性が破壊された領域 215、216、217 の結晶性の改善が進行する。これは、領域 215、216、217 にニッケル元素が集中することに大きく関係する。即ち、ニッケル元素が集中した領域 219、220 は、それだけニッケル元素の作用による結晶化が強く促進され、リン元素のドーピング時に生じた結晶構造の損傷が回復される。

【0132】加えて、上記加熱処理でゲッタリングと同時に、ソース/ドレイン領域 422、423、532、533 および低濃度不純物領域 424、425、534、535 内の不純物の活性化が行われる。従来では、アルミニウム材料の耐熱性が低かったために 450℃ 程度の加熱処理しか施せなかったため、ドーパント（リン）の活性化率は低いものであった。

【0133】従来では、イオン注入時に生じた結晶構造のダメージを回復する工程や不純物の活性化工程として、別の工程（レーザーアニール、強光アニール等）を加えていた。なお、本実施例においても、加熱処理と同時に、表面または裏面照射のレーザーアニール、強光アニール等を行う構成としてもよい。または、別の工程として表面または裏面照射のレーザーアニール、強光アニール等を加え、さらに良好な活性層を得る構成としてもよい。

【0134】即ち、本実施例におけるドーピング後の加熱工程（図 13（E）参照）では、

- 1）チャネル形成領域内の金属元素濃度を低減するゲッタリング処理
  - 2）ソース及びドレイン領域における不純物の活性化処理
  - 3）イオン注入時に生じた結晶構造のダメージを回復するアニール処理
- が同時に行われる。

【0135】次に、酸化シリコン膜でなる層間絶縁膜 431 を形成する。層間絶縁膜 221 にコンタクトホールを形成した後、電極材料としてチタン/アルミ/チタンからなる積層膜を形成し、パターンニングして、配線 432~434 を形成した。ここでは、配線 433 によって N チャネル型 TFT 450 と P チャネル型 TFT 550 とを接続して CMOS 回路を形成する。（図 13（F））

【0136】最後に水素雰囲気中において 350℃ 2 時間程度の水素化処理を行い、TFT 全体の水素終端処理を行う。こうして作製された TFT は、アルミニウム層とゲート絶縁膜との間にタンタル層が存在するため、作製

途中の熱処理によってアルミニウム原子の拡散等を防ぐことができる。

【0137】そのため、非常に高い歩留りで TFT を作製することが可能となり、同一基板上に百万個以上もの TFT を作製する AMLCD を作製においても高い良品率を確保することができる。そして、それに伴って液晶モジュールやそれを搭載した製品（電子機器）の製造コストを低減することが可能である。。

【実施例 4】実施例 3 で説明したように、公知の CMOS 技術を用いれば、NTFT と PTFT とを相補的に組み合わせた CMOS 回路を構成することも容易である。本実施例では同一基板上に CMOS 回路で構成された駆動回路と NTFT で構成された画素マトリクス回路とを形成したアクティブマトリクス基板を作製した例を図 14 に示す。

【0138】図 14 において、N チャネル型 TFT 601、P チャネル型 TFT 602 は CMOS 回路 603 を構成している。前述の様に公知の CMOS 技術を用いれば実施例 1 とほぼ同様の工程で容易に実現できる。

【0139】また、画素マトリクス回路を構成する画素 TFT（本実施例では NTFT）604 は実施例 1 または実施例 3 で説明した作製工程に多少の工程を足せば実現できる。

【0140】まず、実施例 1 または実施例 3 の工程に従って、N チャネル型 TFT 601、P チャネル型 TFT 602、画素 TFT 604 を完成する。次に、図 14 に示す様に第 1 の平坦化膜 610 を形成する。本実施例では窒化珪素（50nm）/酸化珪素（25nm）/アクリル（1μm）の積層構造を第 1 の平坦化膜 610 として利用する。

【0141】なお、アクリルやポリイミドといった有機性樹脂膜はスピンコート法で形成する溶液塗布型絶縁膜なので厚い膜を容易に形成できる上、非常に平坦な面を得ることが可能である。そのため、1μm 程度の膜厚を高いスループットで形成することが可能であり、良好な平坦面が得られる。

【0142】次に、第 1 の平坦化膜 610 上に遮光性導電膜でなるブラックマスク 611 を形成する。また、ブラックマスク 611 の形成に先立って、第 1 の平坦化膜 610 をエッチングして、最下層の窒化珪素膜のみを残した凹部を形成しておく。

【0143】この様にしておくことで、凹部を形成した部分ではドレイン電極とブラックマスクとが窒化珪素膜のみを介して近接し、そこで補助容量 612 を形成する。窒化珪素は比誘電率が高く、しかも膜厚が薄いので大容量を確保しやすい。

【0144】ブラックマスク 611 を形成すると同時に補助容量 612 を形成したら、第 2 の平坦化膜 613 を 1.5μm 厚のアクリルで形成する。補助容量 612 を形成した部分は大きな段差を生じるが、その様な段差も十

分に平坦化できる。

【0145】最後に、第1の平坦化膜610及び第2の平坦化膜613にコンタクトホールを形成し、透明導電膜（代表的にはITO）からなる画素電極54を形成する。こうして図14に示すアクティブマトリクス基板が完成する

【0146】なお、画素電極として反射性の高い導電膜、代表的にはアルミニウムまたはアルミニウムを主成分とする材料を用いれば、反射型AMLCD用のアクティブマトリクス基板を作製することもできる。

【0147】また、図14では画素TFT604のゲート電極をダブルゲート構造としているが、シングルゲート構造でも良いし、トリプルゲート構造等のマルチゲート構造としても構わない。

【0148】また、図14のアクティブマトリクス基板の構造は本実施例の構造に限定されるものではない。本発明の特徴はゲート配線の構成にあるので、それ以外の構成については実施者が適宜決定すれば良い。例えば、TFT601、603、604を実施例4に示したボトムゲート型とするのは同業者であれば容易である。

【0149】〔実施例5〕 本実施例では本発明のTFTを用いてAMLCDを構成した例について説明する。ここで本実施例のAMLCDの外観を図15に示す。

【0150】図15（A）において、701はアクティブマトリクス基板であり、画素マトリクス回路702、ソース側駆動回路703、ゲート側駆動回路704が形成されている。駆動回路はN型TFTとP型TFTとを相補的に組み合わせたCMOS回路で構成することが好ましい。また、705は対向基板である。

【0151】図15（A）に示すAMLCDはアクティブマトリクス基板701と対向基板705とが端面を描いて貼り合わされている。ただし、ある一部だけは対向基板705を取り除き、露出したアクティブマトリクス基板に対してFPC（フレキシブル・プリント・サーキット）706を接続してある。このFPC706によって外部信号を回路内部へと伝達する。

【0152】また、FPC706を取り付ける面を利用してICチップ707、708が取り付けられている。これらのICチップはビデオ信号の処理回路、タイミングパルス発生回路、 $\gamma$ 補正回路、メモリ回路、演算回路など、様々な回路をシリコン基板上に形成して構成される。図15（A）では2個取り付けられているが、1個でも良いし、さらに複数個であっても良い。

【0153】また、図15（B）の様な構成もとりうる。図15（B）において図15（A）と同一の部分は同じ符号を付してある。ここでは図15（A）でICチップが行っていた信号処理を、同一基板上にTFTでもって形成されたロジック回路709によって行う例を示している。この場合、ロジック回路709も駆動回路703、704と同様にCMOS回路を基本として構成さ

れる。

【0154】また、本実施例のAMLCDはブラックマスクをアクティブマトリクス基板に設ける構成（BM on TFT）を採用するが、それに加えて対向側にブラックマスクを設ける構成とすることも可能である。

【0155】また、カラーフィルターを用いてカラー表示を行っても良いし、ECB（電界制御複屈折）モード、GH（ゲストホスト）モードなどで液晶を駆動し、カラーフィルターを用いない構成としても良い。

10 【0156】また、特開昭8-15686号公報に記載された技術の様に、マイクロレンズアレイを用いる構成にしても良い。

【0157】〔実施例6〕 本発明の構成は、AMLCD以外にも他の様々な電気光学装置や半導体回路に適用することができる。

【0158】AMLCD以外の電気光学装置としてはEL（エレクトロルミネッセンス）表示装置やイメージセンサ等を挙げることができる。

20 【0159】また、半導体回路としては、ICチップで構成されるマイクロプロセッサの様な演算処理回路、携帯機器の入出力信号を扱う高周波モジュール（MMICなど）が挙げられる。

【0160】この様に本発明は絶縁ゲイト型TFTで構成される回路によって機能する全ての半導体装置に対して適用することが可能である。

【0161】〔実施例7〕 実施例5や6に示したAMLCDは、様々な電子機器のディスプレイとして利用される。なお、本実施例に挙げる電子機器とは、アクティブマトリクス型液晶表示装置を搭載した製品と定義する。

30 【0162】その様な電子機器としては、ビデオカメラ、スチルカメラ、プロジェクター、プロジェクションTV、ヘッドマウントディスプレイ、カーナビゲーション、パーソナルコンピュータ（ノート型を含む）、携帯情報端末（モバイルコンピュータ、携帯電話等）などが挙げられる。それらの一例を図16に示す。

【0163】図16（A）は携帯電話であり、本体2001、音声出力部2002、音声入力部2003、表示装置2004、操作スイッチ2005、アンテナ2006で構成される。本発明は音声出力部2002、音声入力部2003、表示装置2004等に適用することができる。

【0164】図16（B）はビデオカメラであり、本体2101、表示装置2102、音声入力部2103、操作スイッチ2104、バッテリー2105、受像部2106で構成される。本発明は表示装置2102、音声入力部2103、受像部2106に適用することができる。

50 【0165】図16（C）はモバイルコンピュータ（モービルコンピュータ）であり、本体2201、カメラ部2202、受像部2203、操作スイッチ2204、表



示装置 2 2 0 5 で構成される。本発明は受像部 2 2 0 3、表示装置 2 2 0 5 等に適用できる。

【0166】図 1 6 (D) はヘッドマウントディスプレイであり、本体 2 3 0 1、表示装置 2 3 0 2、バンド部 2 3 0 3 で構成される。本発明は表示装置 2 3 0 2 に適用することができる。

【0167】図 1 6 (E) はリア型プロジェクターであり、本体 2 4 0 1、光源 2 4 0 2、表示装置 2 4 0 3、偏光ビームスプリッタ 2 4 0 4、リフレクター 2 4 0 5、2 4 0 6、スクリーン 2 4 0 7 で構成される。本発明は表示装置 2 4 0 3 に適用することができる。

【0168】図 1 6 (F) はフロント型プロジェクターであり、本体 2 5 0 1、光源 2 5 0 2、表示装置 2 5 0 3、光学系 2 5 0 4、スクリーン 2 5 0 5 で構成される。本発明は表示装置 2 5 0 3 に適用することができる。

【0169】以上の様に、本発明の適用範囲は極めて広く、あらゆる分野の電子機器に適用することが可能である。また、他にも電光掲示板、宣伝公告用ディスプレイなどにも活用することができる。

【0170】

【発明の効果】本発明では、配線をアルミニウムを主成分とする配線層と、アルミニウムよりも高融点材料となる配線層との積層構造とすることによって、当該配線を他の上層配線にオーミック接触良好に接続することができる。更に、本発明の配線をトップゲート型トランジスタのゲート配線に用いても、ゲート電極とチャネルとのショートを防止することができ、トランジスタの信頼性向上することができる。また、陽極酸化用の電圧供給配線を形成せずに、アルミニウムでなるを陽極酸化することが可能になるため、基板面積の縮小、回路の高集積化が促進される。

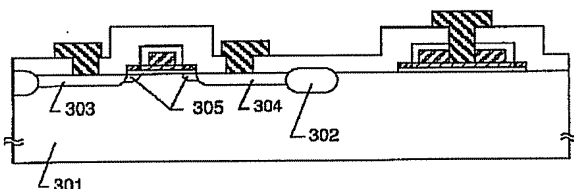
【図面の簡単な説明】

【図 1】 配線の作製工程を示す断面図。(実施形態 1)

【図 2】 配線の上面図と側面図。(実施形態 1 と従来例)

【図 3】 配線の作製工程を示す断面図。(実施形態 2)

【図 1 2】



301: シリコン基板 302: フィールド酸化膜 303: ソース領域  
304: ドレイン領域 305: LDD領域

【図 4】 T F T の上面図。(実施例 1)

【図 5】 T F T の断面図およびゲート配線の側面図。(実施例 1)

【図 6】 T F T の作製工程を示す断面図。(実施例 1)

【図 7】 T F T の作製工程を示す断面図。(実施例 1)

【図 8】 T F T の作製工程途中の平面図と、断面図(実施例 1)

【図 9】 T F T の作製工程途中の平面図と、断面図(実施例 1)

【図 1 0】 T F T の作製工程途中の平面図と、断面図(実施例 1)

【図 1 1】 陽極酸化装置の模式図。

【図 1 2】 M O S 型トランジスタの断面図。(実施例 2)

【図 1 3】 アクティブマトリクス基板の断面図。(実施例 3)

【図 1 4】 A M L C D 基板の斜視図。(実施例 4)

【図 1 5】 T F T の作製工程を示す断面図。(実施例 5)

【図 1 6】 半導体装置用いた電子機器の構成図。(実施例 7)

【図 1 7】 陽極酸化工程の実験手順を示すアルミニウムパターンの断面図。(実験例)

【図 1 8】 図 1 7 (D) の断面構造を観察した S E M 写真。(実験例)

【図 1 9】 陽極酸化工程を用いた T F T の作製工程を示す断面図。(従来例)

【図 2 0】 アルミナ層で被覆されたゲート配線のコンタクトホール断面図。(従来例)

【符号の説明】

2 0 0 基板

2 0 1 活性層

2 0 2 ゲート配線

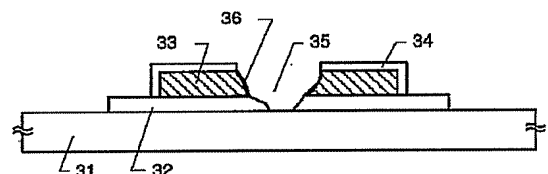
2 0 8 タンタル膜

2 0 9 アルミニウム膜

2 1 0 タンタルオキシサイド

2 1 1 アルミナ膜

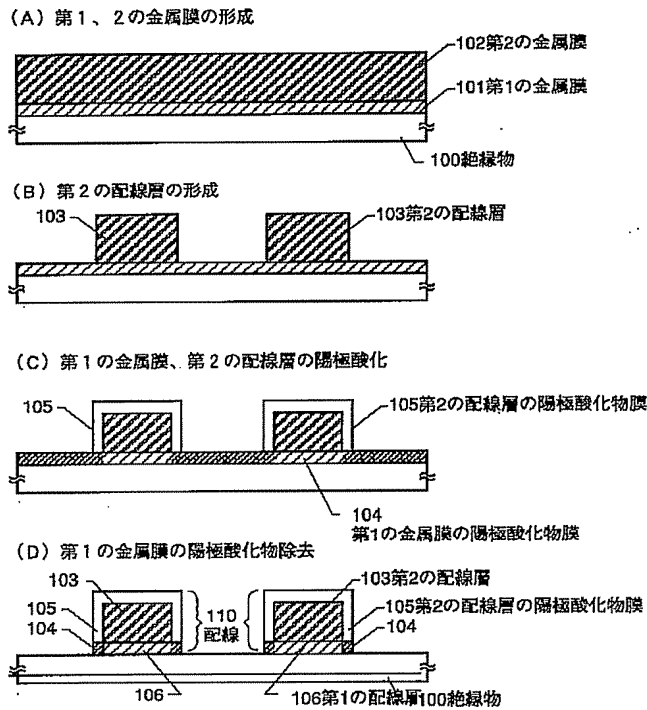
【図 2 0】



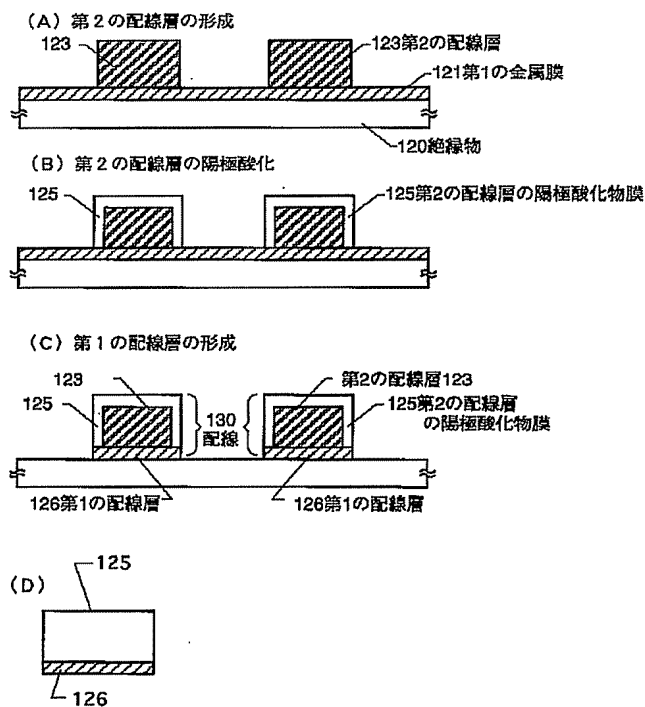
31: 基板 32: 絶縁膜 33: ゲート配線 34: コンタクトホール  
35: フilling 材 36: ゲート配線の断面



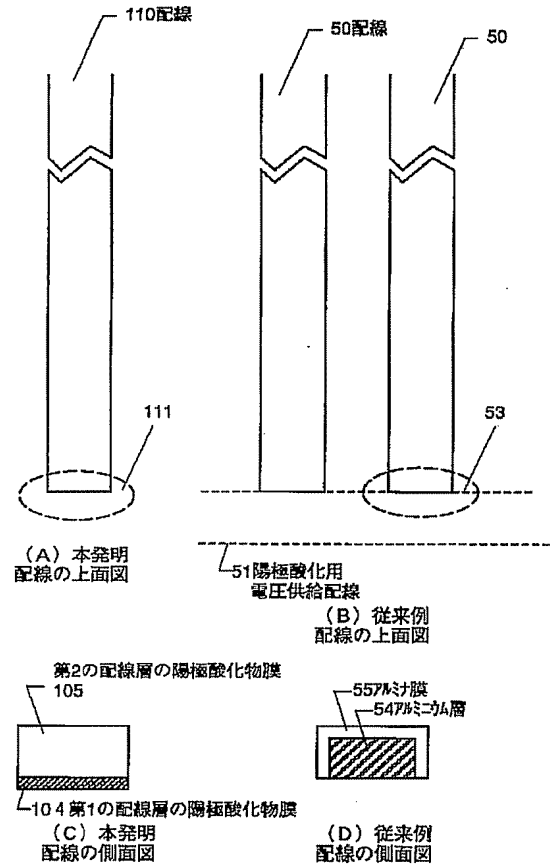
【図 1】



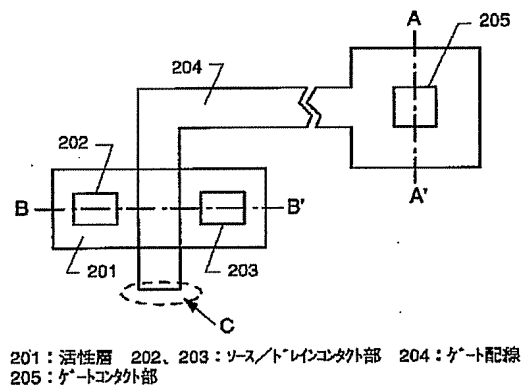
【図 3】



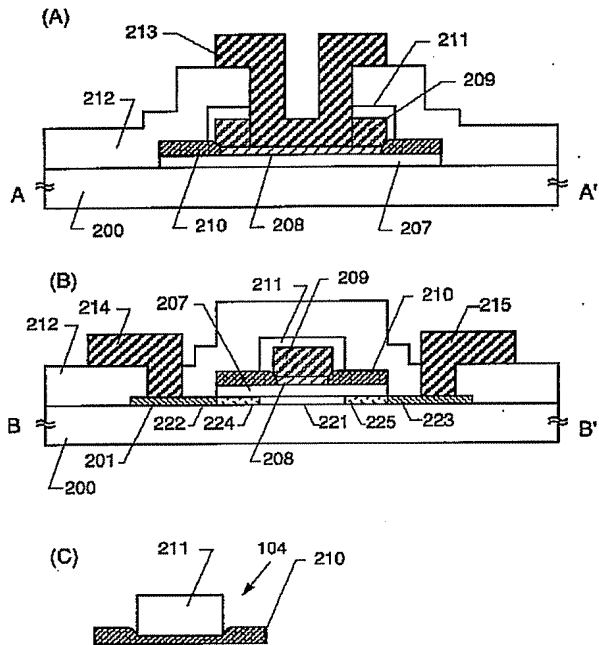
【図 2】



【図 4】

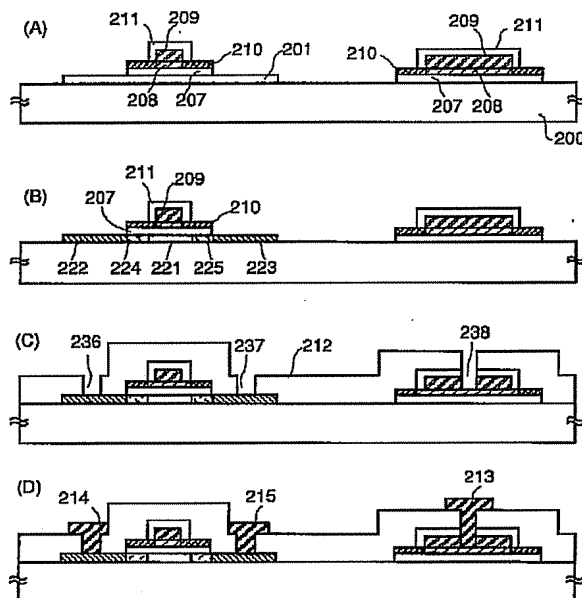


【図 5】

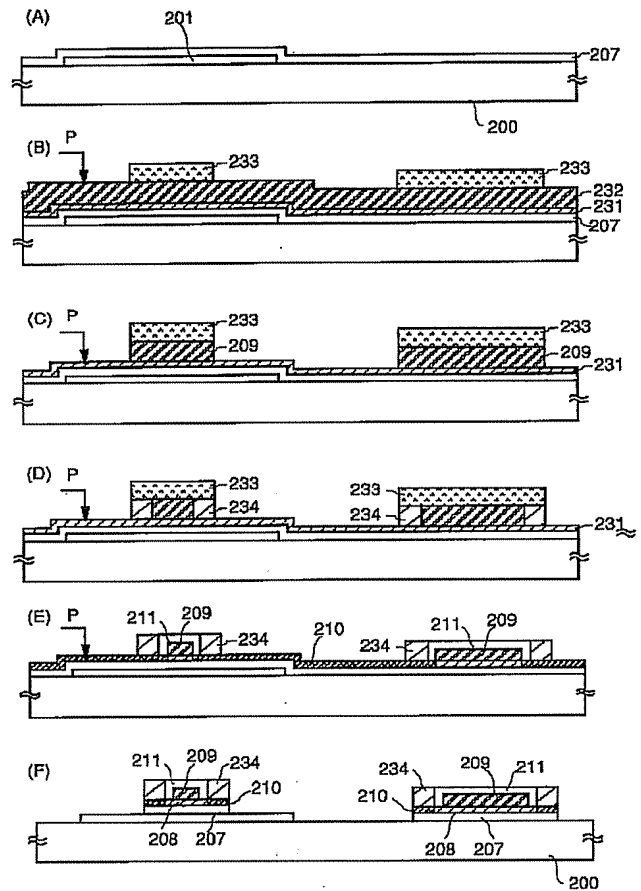


200 : 基板 201 : 活性層 204 : ゲート配線 207 : 絶縁膜  
208 : 外層層第1の配線層 209 : アミナガ層(第2の配線層)  
210 : アミナガ層の膜(第1の配線層の酸化被覆物)  
211 : アミナガ層(第2の配線層の酸化被覆物)  
212 : 層間絶縁膜 213 : 取り出し配線 214 : ソース配線 215 : ドレイン配線  
217 : チェンネル領域 222 : ソース領域 223 : ドレイン領域  
224, 225 : 低濃度不純物領域

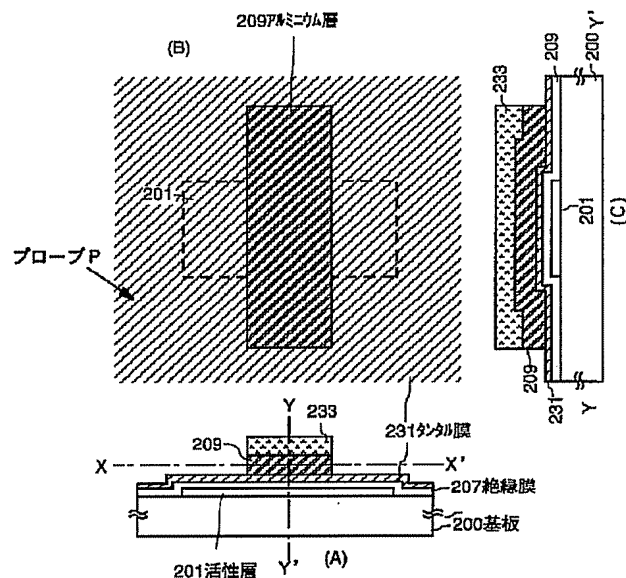
【圖 7】



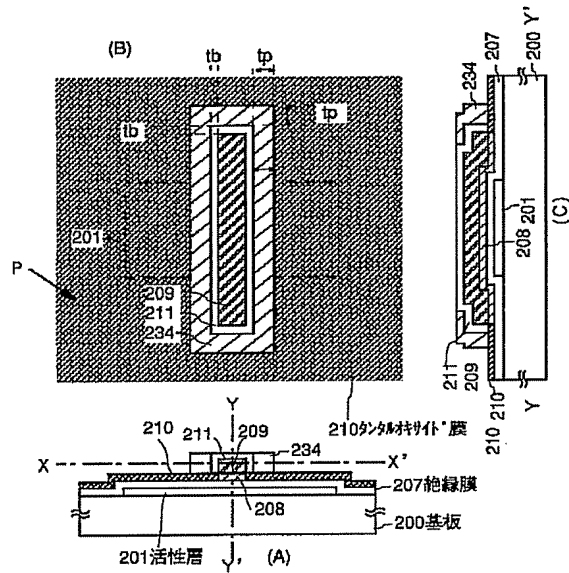
【図 6】



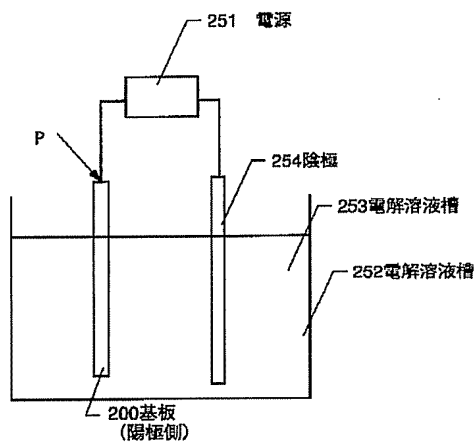
【図 8】



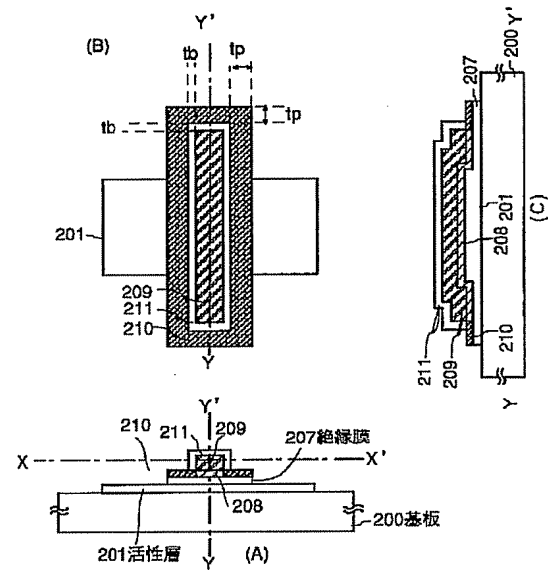
【図 9】



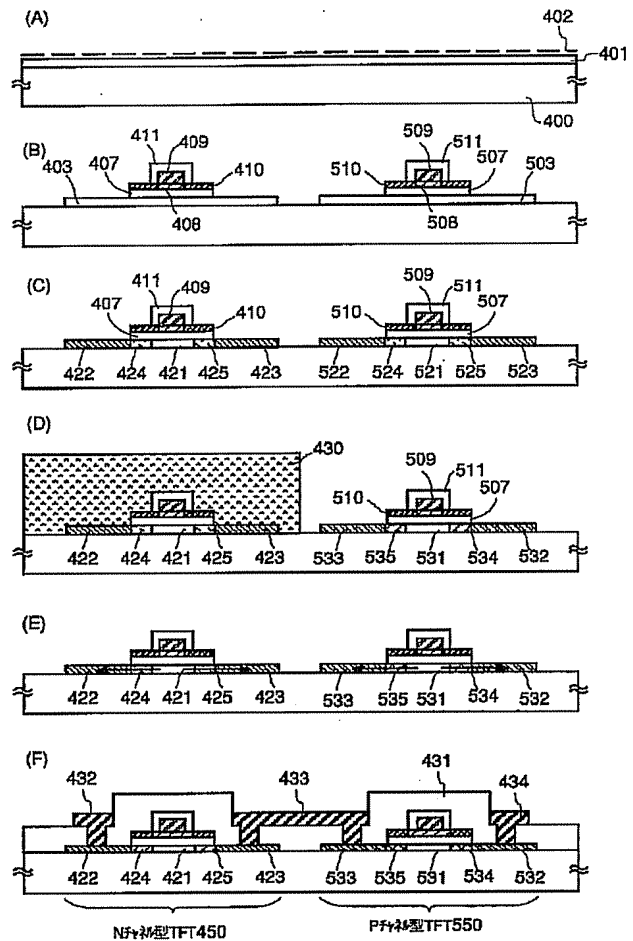
【図 1 1】



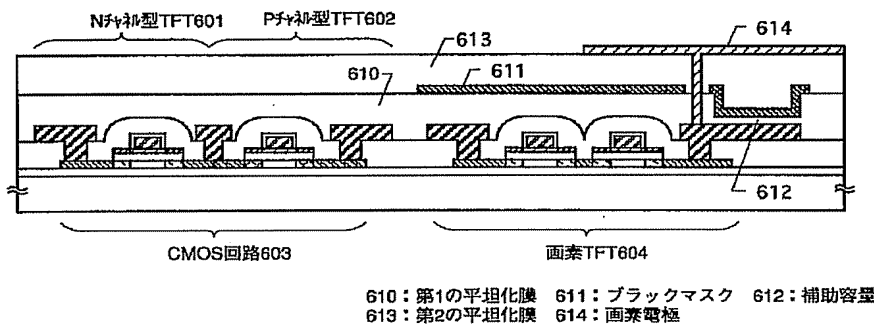
【図 1 0】



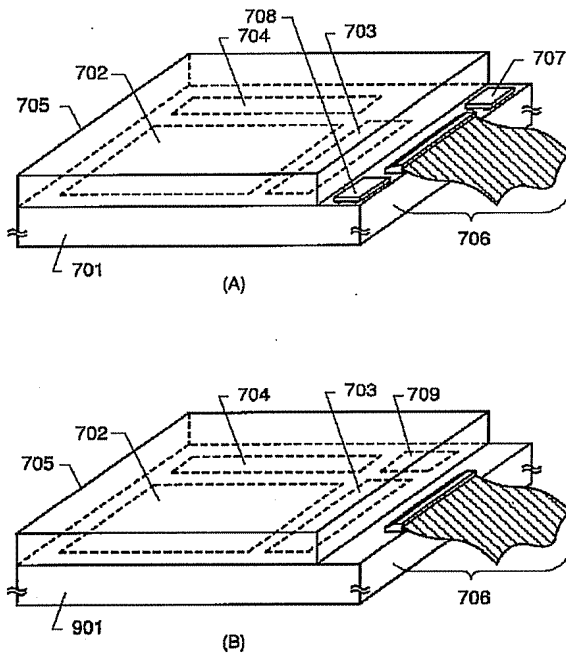
【図 1 3】



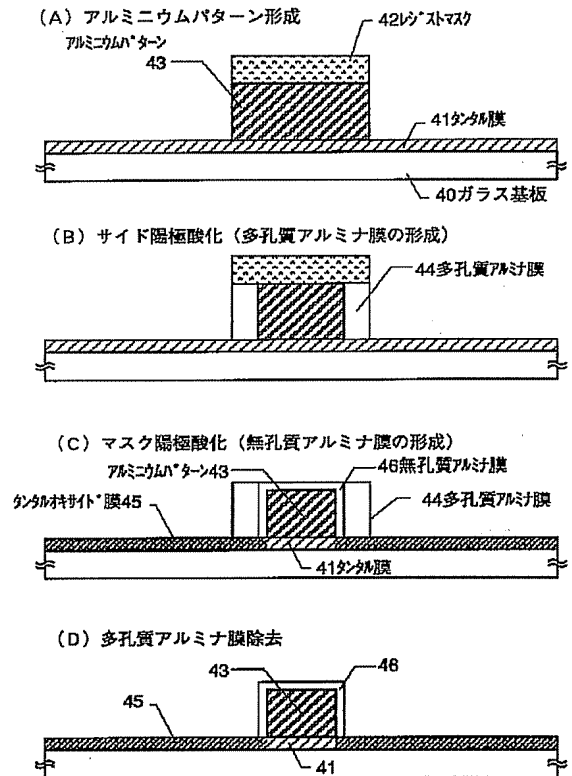
【図 1 4】



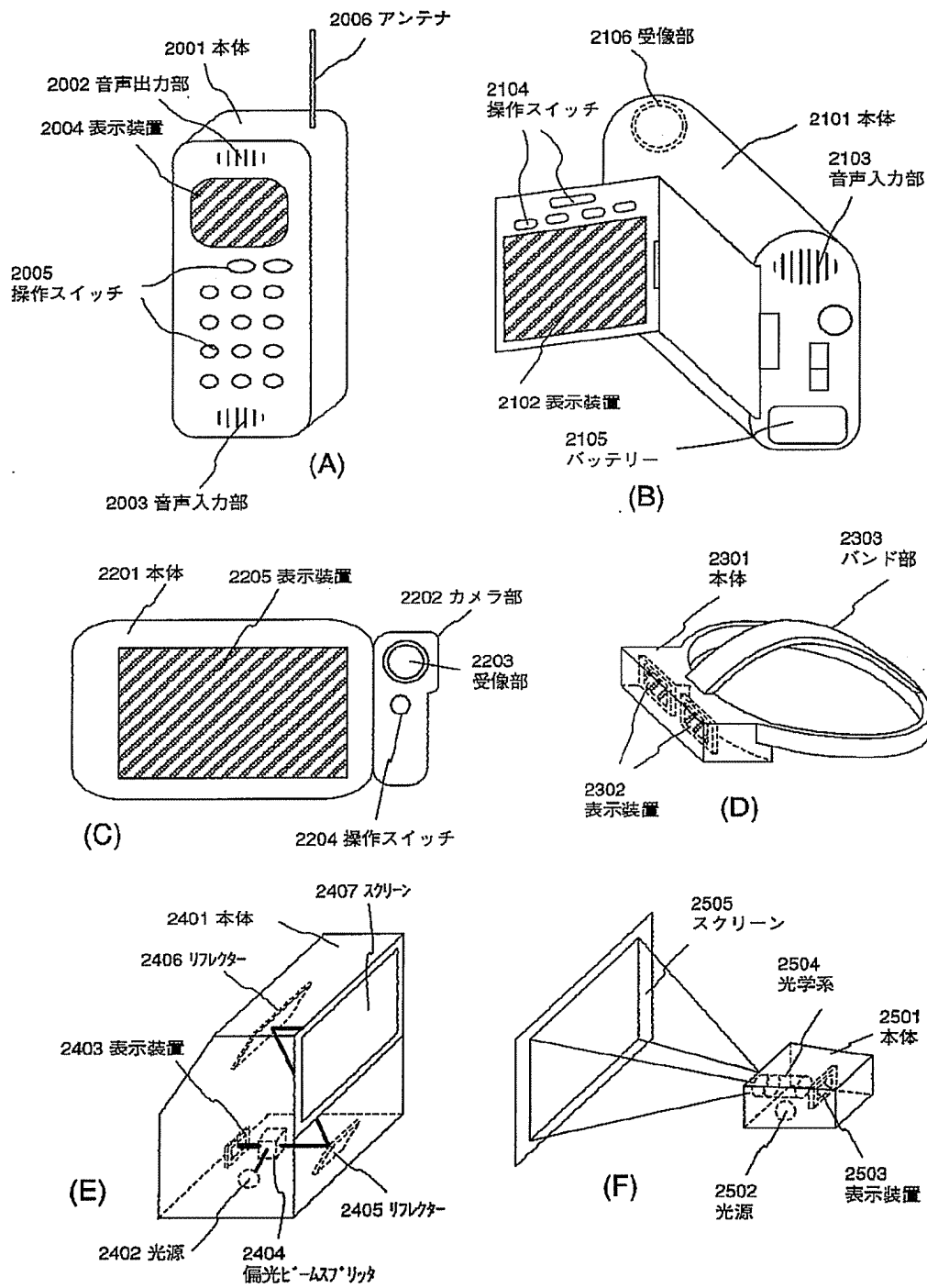
【図 1 5】



【図 1 7】



【図 1 6】

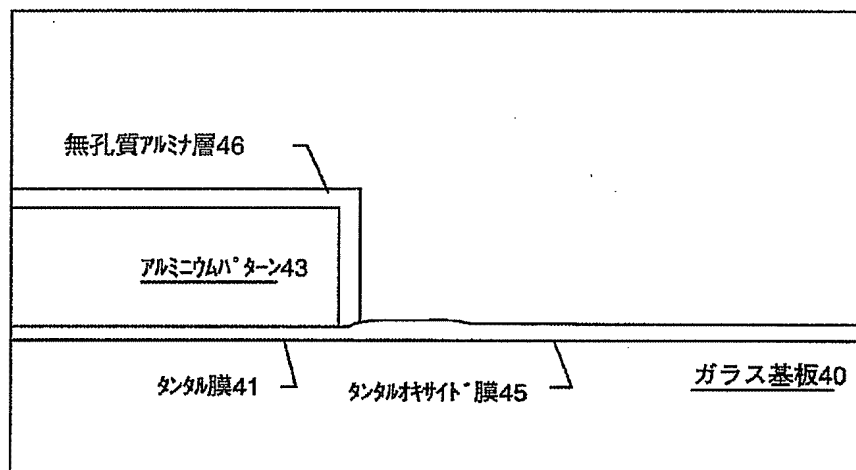


【図 1 8】

図面代用写真



(A)



(B)

【図 1 9】

